

Japanese Patent Laid-Open No. 58-164268

Laid-Open Date: September 29, 1983

Patent Application No. 57-47976

Application Date: March 25, 1982

Request for Examination: Not made.

Inventor: Takeo Yamada

Applicant: K. K. Suwa-Seikosha

Title of the Invention:

THIN FILM SILICON TRANSISTOR

What is claimed is:

1. When a thin film silicon transistor is formed on a transparent substrate, a thin film silicon transistor characterized in that said thin film silicon transistor is formed through an insulating film on said transparent substrate.

2. A thin film silicon transistor according to claim 1, wherein said insulating film formed on said transparent substrate comprises a single layer or a multiple layer of an insulating film(s) of a CVD oxide film phosphosilicate glass, a nitride film, or the like.

3. A thin film silicon transistor according to claim 1, wherein said insulating film formed on said transparent substrate has a different purity and a different composition from those of said transparent substrate.

Detailed Description of the Invention:

This invention relates to polycrystalline silicon or amorphous silicon thin film silicon transistors formed on a transparent substrate such as a quartz sheet, a soda glass sheet, a borosilicate glass sheet, or the like. Computer-associated apparatuses have made a remarkable progress in recent years in the so-called "computerized society". With this trend, planar displays that will substitute the conventional CRT as a display device have been developed vigorously. Among the planar displays, those displays which use a liquid crystal have particularly gained a wide application for not only timepieces and calculators but also for home electric/electronic appliances and car instrumental panels because they can lower power consumption and an operating voltage, and are easy to watch as a light reception type. A system that drives the liquid crystal by an active matrix of thin film transistors has been examined and has drawn an increasing attention at present as an economical planar display that will replace the CRT.

This system is a display panel for displaying images. It disposes switching thin film transistor circuits in matrix on a transparent substrate and a liquid crystal is interposed between this substrate and another transparent glass sheet.

Fig. 1 shows the construction of an ordinary thin film silicon transistor that has been conventionally reported. First, each thin film silicon 2 such as polycrystalline silicon or amorphous silicon is formed on a transparent substrate 1, and is then photo-etched in such a

manner as to remove unnecessary thin film while leaving only transistor formation regions.

Next, an oxide film 3 is formed on the thin film silicon surface by a thermal oxidation process or a CVD process. Thin film silicon for a gate electrode is then deposited to this oxide film, and the gate electrode is formed by photo-etching. A method that directly deposits thin film silicon containing an impurity is employed to form the gate electrode, or a method that thermally diffuses the impurity after the deposition is employed to lower a wiring resistance.

Ion implantation is then conducted with the gate electrode as a mask to form a source/drain region. An insulating film 4 is deposited subsequently over the main plane of the substrate.

After contact holes are formed by photo-etching, metal wires 5 are formed.

As described above, the ordinary production method of the thin film transistors according to the prior art uses an insulating substrate such as a quartz sheet or glass as the transparent substrate. Therefore, the thin film silicon for forming the transistors is directly formed on the main plane of the substrate.

However, abrasive particles such as alumina powder or cerium oxide used for surface polishing of the transparent substrate adhere to surface corrugations such as polishing scratches. Moreover, since glass substrates other than the quartz sheet contain various mobile ions such as sodium ions and metal ions such as iron ions and copper ions, it is impossible to completely remove the contaminants even when an ordinary washing process is applied to the surface of the transparent substrate. In consequence, these impurities invade the thin film silicon during numerous heat treatment processes for fabricating the thin film transistors on the transparent substrate, exert adverse influences on TFT performance, invite the drop of the initial yield such as the drop of the ON current or an abnormal increase of the OFF current, and render the problem of long-term reliability of the display apparatus.

Another problem in the transparent substrate having a low impurity is the surface leak of the substrate caused by the impurities.

The present invention is therefore directed to eliminate the problems of the prior art described above, and to make it possible to produce thin film transistors having high reliability. Hereinafter, the present invention will be explained with reference to Examples thereof.

Example 1:

Fig. 2 shows an embodiment wherein thin film silicon transistors are formed over a transparent substrate of the present invention through an insulating film 6.

After the transparent substrate (using soda glass) 7 is sufficiently cleansed, an oxide film 6 is formed to a thickness of 5,000 Å by a CVD process. A polycrystalline silicon film 8 is formed to a thickness of 3,000 Å on this CVD oxide film 6, and is etched away by photo-etching in such a manner as to leave transistor formation regions.

Next, a gate oxide film 9 is deposited to a thickness of 2,000 Å on the polycrystalline

silicon film by the CVD process, and then P-doped polycrystalline silicon for a gate electrode is deposited. The gate electrode is formed by photo-etching.

Next, phosphorus ions are ion-implanted in a high concentration with the gate electrode as a mask.

After an oxide film is deposited to a thickness of 5,000 Å by the CVD process over the main plane of the transparent substrate inclusive of the transistor portions having the source/drain thus formed, contacts are opened at the source/drain portions by photo-etching.

An aluminum-silicon alloy as a metal wire material is sputtered to the main plane of the substrate and the metal wires 10 are formed by photo-etching.

When the thin film silicon transistors are formed over the transparent substrate as described above, the method of the present invention first forms the CVD oxide film having a high purity and moreover, having a composition different from that of the transparent substrate, and then fabricates the thin film silicon transistors. Therefore, the present invention can prevent invasion of the contaminants in the substrate and can also prevent the surface leak due to the impurities on the surface of the substrate. Therefore, the present invention provides great effects for stabilizing initial TFT performance, in particular.

Incidentally, the effect for stabilizing transistor performance can also be acquired when the thin film silicon transistors (polycrystalline silicon and amorphous silicon transistors) are formed on a borosilicate glass substrate or other transparent substrates besides the soda glass substrate described above by the same method as the method of Example 1.

Example 2:

After a transparent substrate 7' is sufficiently cleansed, about 5 mol of phosphosilicate glass is deposited to a thickness of 5,000 Å onto a main plane of the substrate by the CVD process using phosphine gas, and then a polycrystalline silicon film 8' is formed to a thickness of 3,000 Å. The subsequent process steps are the same as those of Example 1.

Since phosphosilicate glass is used as the insulating film, the effect as a passivation film becomes greater than in Example 1 due to the gettering operation of phosphorus. This example can acquire the great effects not only in the stabilization of initial TFT performance but also in long-term stability.

Example 3:

After a transparent substrate 7'' is sufficiently cleansed, a nitride film is deposited to the substrate to a thickness of 2,000 Å using a 1% monosilane gas and an N₂ gas with an argon gas as the base inside a plasma nitride film formation furnace at about 350° C. A polycrystalline silicon film 8'' is then formed, and thin film transistors are formed subsequently by the same process steps as those of Example 1.

The nitride film is formed in plasma by using the monosilane gas, and a compact film inherent to the nitride film can be formed at a low temperature. Therefore, this means is extremely effective for preventing invasion of the contaminants, and the effects analogous or superior to the effects of Examples 1 and 2 can be acquired.

To form the insulating film on the transparent substrate in Examples 1 through 3, a method that applies by spin coating a liquid coating agent, that is known as a silica diffusion coating agent, and then heats it around 400° C, and another method that applies a liquid polyimide resin by spin coating to form the insulating film, have been attempted. These methods provide the effect for stabilizing performance, respectively.

Example 4:

Another embodiment of the present invention for fabricating an active matrix by using the thin film silicon transistors of the invention will be explained.

After an oxide film 12 is deposited by the CVD process to an upper layer of a transparent substrate 11 as shown in Fig. 3, a polycrystalline silicon film 13 is deposited. The polycrystalline silicon film is etched away by photo-etching in such a manner as to leave transistor portions.

Next, a gate oxide film 14 is formed on the upper layer of the polycrystalline silicon film by the CVD process, and a P-doped polycrystalline silicon film 15 for forming a gate electrode is formed. A gate wire portion is then formed by photo-etching.

Then, high concentration phosphorus is injected by ion implantation to form a source/drain portion.

Next an oxide film 14 is deposited by CVD process, and contact holes are opened on the main plane of substrate by photo-etching.

Next, a transparent conductive film is sputtered to a thickness of about 500 Å over the main plane of the substrate, and after photo-etching is conducted, a transparent electrode 17 is formed. Next, an aluminum-silicon alloy for metal wires is sputtered, and photo-etching is then conducted to form the metal wire 18 for only the source line.

Incidentally, the insulating film formed on the transparent substrate comprises a single layer in all the foregoing Examples. However, a two-layered insulating film formed by first forming phosphosilicate glass and then forming continuously a non-doped oxide film provides naturally a greater passivation effect of the impurities. It has been confirmed that a further greater effect can be obtained by the use of a three-layered system in which non-doped oxide films sandwich phosphosilicate glass between them.

TFT performance of the thin film silicon transistors is stable on the active matrix substrate comprising the thin film silicon transistors formed by the methods described above, and an ON/OFF ratio of the signal current is not less than 10^4 . Moreover, the display characteristics are excellent in the evaluation by the liquid crystal display panel using the active matrix substrate. In comparison with the display panel produced by the conventional system, the surface leak does not at all occur, and remarkable differences can be observed in dark-and-bright non-uniformity, display non-uniformity depending on environmental positions, the occurrence of defects, and so forth. Therefore, the present invention can be said as providing great contributions to stabilization of the thin film silicon transistors and to the improvement of long-term reliability.

Brief Description of the Drawings:

Fig. 1 is a sectional view showing the sectional structure of a thin film silicon transistor formed on a transparent substrate according to the conventional production method;

Fig. 2 is a sectional view showing the sectional structure of a thin film silicon transistor formed on a transparent substrate according to the present invention; and

Fig. 3 is a sectional view showing a sectional structure of a part of an active matrix substrate fabricated when the thin film transistors according to the present invention are formed in matrix on a transparent substrate.

- 1: transparent substrate
- 2: thin film silicon
- 3: oxide film
- 4: insulating film
- 5: metal wire
- 6: insulating film (oxide film)
- 7, 7', 7'': transparent substrate
- 8, 8', 8'': polycrystalline silicon film
- 9: gate oxide film
- 10: metal wire
- 11: transparent substrate
- 12: oxide film
- 15: polycrystalline silicon film
- 14: gate oxide film
- 15: polycrystalline silicon film
- 16: oxide film
- 17: transparent electrode
- 18: metal wire

PROCEDURAL AMENDMENT (Voluntary)

October 30, 1986

To: Director-General of Patent Office

1. Identification of the Case:

Patent Application No. 57-47976

2. Title of the Invention:

LIQUID CRYSTAL DISPLAY DEVICE

3. Amending Party:

Relation with the Case:

Patent Applicant:

(236) Seiko Epson K. K.

2-4-1, Nishi-Shinjuku, Shinjuku-ku, Tokyo,

Ichiro Hattori, Managing Director

4. Agent:

(4664) Tsutomu Mogami, Patent Attorney

Mogami Patent Office, c/o Hattori Seiko, 2-6-21, Kyobashi,

Chuo-ku, Tokyo

Tel. 563-2111, Ext. 631-7, Mr. Hayashi

5. Number of Inventions Increased by Amendment: zero (0)

6. Object of Amendment: Specification

7. Content of Amendment: As per attached sheet

Name and address were changed on November 14, 1985 (collective)

PROCEDURAL AMENDMENT

1. Title of the Invention is amended to read as follows:

“LIQUID CRYSTAL DISPLAY DEVICE”

2. Scope of Claim for Patent is amended to read as per attached sheet.

3. Insert the following description after page 10, 17th line of the specification:

“As described above, the present invention provides the liquid crystal display device having the construction wherein the liquid crystal is sealed between a pair of transparent substrates, the insulating film is formed on the transparent substrates, a plurality of thin film transistors are connected on the insulating thin film, the pixel electrodes are connected to the thin film transistors and disposed in matrix, and the orientation film is formed on the pixel electrodes. Therefore, dissolution of the impurities contained in the transparent substrate can be blocked completely. Since long-term stability of the thin film transistors can be insured without deterioration of their performance, the present invention can drastically

improve long-term reliability of the liquid crystal display device.

Amended Scope of Claim for Patent:

A liquid crystal display device characterized in that a liquid crystal is sealed between a pair of transparent substrates, an insulating film is formed on said transparent substrates, a plurality of thin film transistors, pixel electrodes connected to said thin film transistors and arranged in matrix and an orientation film deposited on each of said pixel electrodes are disposed over said insulating film.

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

003814454

WPI Acc No: 1983-810699/198345

Silicon film transistors - formed on transparent substrate for switching devices. NoAbstract Dwg 0/3

Patent Assignee: SUWA SEIKOSHA KK (SUWA)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 58164268	A	19830929				198345 B

Priority Applications (No Type Date): JP 8247976 A 19820325

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 58164268	A	9		

Title Terms: SILICON; FILM; TRANSISTOR; FORMING; TRANSPARENT; SUBSTRATE; SWITCH; DEVICE; NOABSTRACT

Derwent Class: L03; U12; U14

International Patent Class (Additional): H01L-027/12; H01L-029/78

File Segment: CPI; EPI

① 日本国特許庁 (JP)

訂正有り
① 特許出願公開

② 公開特許公報 (A)

昭58—164268

⑤ Int. Cl.³
H 01 L 29/78
// H 01 L 27/12

識別記号

庁内整理番号
7377—5F
8122—5F

④ 公開 昭和58年(1983)9月29日

発明の数 1
審査請求 未請求

(全 4 頁)

④ 薄膜シリコントランジスタ

② 特 願 昭57—47976

② 出 願 昭57(1982)3月25日

② 発 明 者 山田彪夫
諏訪市大和3丁目3番5号株式

会社諏訪精工舎内
② 出 願 人 株式会社諏訪精工舎
東京都中央区銀座4丁目3番4号
② 代 理 人 弁理士 最上務

明 細 書

発明の名称

薄膜シリコントランジスタ

特許請求の範囲

- (1) 薄膜シリコントランジスタを透明基板上に形成するにあたり該薄膜シリコントランジスタが前記透明基板上の絶縁膜を介して形成されていることを特徴とする薄膜シリコントランジスタ。
- (2) 透明基板上に形成される絶縁膜は0.1μm酸化膜リンシリケートガラス、チタニウム膜、等の絶縁膜が単層あるいは多層で構成されていることを特徴とする特許請求の範囲第1項記載の薄膜シリコントランジスタ。
- (3) 透明基板上に形成される絶縁膜は前記透明基板とは純度ならびに組成が異なることを特徴とする特許請求の範囲第1項記載の薄膜シリコントランジスタ。

発明の詳細な説明

本発明は石英板あるいはソーダガラス、ホウケイ酸ガラス等の透明基板上に形成される多結晶シリコンあるいはアモルファスシリコンの薄膜シリコントランジスタに関するものである。近年情報化社会といわれる中でコンピューター関連機器の発展には目ざましいものがあり、これにともない表示装置も従来からのCRTにかわるものとして平面ディスプレイの開発も盛んに行なわれている特に平面ディスプレイでは液晶を用いたものが低電力化電圧ならびに受光タイプとしての見易さの面で時計電卓にはもとより、家電製品、自動車用パネルとしても広く用いられてきている。又現在CRTに替る安価な平面ディスプレイとして注目されているものに薄膜トランジスタのアクティブマトリクスによって液晶を駆動する方式が検討されている。

これは透明基板上にスイッチング用薄膜トランジスタ回路をマトリクス状に形成しこの基板と他の透明ガラス板間に液晶を封入した画像表示用のデ

イスプレーパネルである。

従来報告されている一般的な薄膜シリコントランジスタの構造は第1図の如く、先ず透明基板1上に多結晶シリコンあるいはアモルファスシリコン等の薄膜シリコン2を形成後ホトエッチングによりトランジスタ形成部のみを残し他の薄膜シリコンを除去する。

次に該薄膜シリコン表面に酸化膜3を熱酸化方式あるいはCVD方式にて形成し、該酸化膜上にゲート電極用の薄膜シリコンを堆積しホトエッチングによりゲート電極を形成する。ゲート電極は不純物を含有する薄膜シリコンを直接堆積する方法か、あるいは薄膜シリコンを堆積後不純物を熱拡散し配線抵抗を下げる工夫がなされる。

次にイオン打込みを前記ゲート電極をマスクに行ないソース、ドレイン部を形成後基板主面上に絶縁膜4を堆積する。

次にホトエッチングによりコンタクトホールを開孔した後金属配線5を形成する。

以上の如く従来の一般的な薄膜シリコントランジ

スタの製法は透明基板が石英板あるいはガラス等の絶縁基板を用いることからトランジスタ形成用の薄膜シリコンを基板主面に直接形成していた。

しかしながらこれら透明基板表面は表面研磨に使用されるアルミナ粉末あるいは酸化セリウム等の研磨材が研磨キズ等の表面凹凸部に付着しておりしかも石英板は別としてその他のガラス製基板はナトリウムイオンを結めとする種々の可動イオン及び鉄イオン、銅イオン等の金属イオンが含有されているため、透明基板表面を一般的な洗浄をほどこしても前記汚染物等を完全に除去せしめることは不可能である。このため透明基板上に薄膜トランジスタを形成する際に加わる幾多の熱処理過程においてこれら不純物が薄膜シリコン内に浸入してP型特性に影響を及ぼし I_{ON} 電流の低下あるいは I_{OFF} 電流の異常な増加等初期歩留りの低下は勿論長期信頼性の面でも問題となる。

しかも純度の悪い透明基板においては不純物による基板の表面リークも問題視される。

そこで本発明はかかる従来の欠点を除去し信頼性の高い薄膜トランジスタの製造を可能ならしむるものであり以下本発明を実施例にもとずき説明する。

実施例1

第2図は本発明による透明基板上に薄膜シリコントランジスタを絶縁膜6を介して形成したものである。

先ず透明基板(ソーダガラスを使用)7を充分洗浄した後CVD法にて酸化膜6を 5000\AA 形成する。そしてこのCVD酸化膜6上に多結晶シリコン膜8を 3000\AA 形成しホトエッチングにより該多結晶シリコン膜をトランジスタ形成部を残し他を除去する。

次に前記多結晶シリコン膜上にCVD法にてゲート酸化膜9を 2000\AA 堆積し、つづいてゲート電極用のリンドープ多結晶シリコンを堆積し、ホトエッチングにてゲート電極を形成する。

次に前記ゲート電極をマスクにリンを高濃度にてイオン打込みする。

ソースドレインの形成されたトランジスタ部を含む透明基板主面上にCVD法にて酸化膜を 5000\AA 堆積したのちホトエッチングによりソースドレイン部のコンタクトを開孔する。

次に金属配線材としてアルミニウムシリコン合金を基板主面にスパッタリングしたのちホトエッチングにて金属配線10を形成する。

以上説明の如く本発明は透明基板上に薄膜シリコントランジスタを形成するに際し先ず透明基板上に純度の高いしかも透明基板とは組成の異なるCVD酸化膜を形成後薄膜シリコントランジスタを作り込むため基板中の汚染物の浸入を防ぐとともに基板表面の不純物による表面リークの防止とも合わせ特に初期 I_{OFF} 特性の安定化に大きな効果が得られている。

なお上記ソーダガラス基板の他ホウケイ酸ガラスあるいは他の透明ガラス基板上についても実施例1と同様の方法にて薄膜シリコントランジスタ(多結晶シリコン及びアモルファスシリコントランジスタ)を形成した場合でもやはり同様の特性安

定化の確證が得られている。

実施例2

透明基板7'を充分洗浄した後基板主面上にホスピングスを用いて約8モルのリンシリケートガラスを0V法にて5000Å堆積した後多結晶シリコン膜8'を3000Å形成する。以下の工程は実施例1と同様である。

絶縁膜としてリンシリケートガラスを用いることにより、リンのゲッタ作用により実施例1に増してパッシベーション膜としての効果が大きく初期エフェ特性の安定化は勿論のこと長期安定性でも大きな効果を得た。

実施例3

透明基板7''を先ず充分に洗浄した後プラズマチッカ膜形成炉にてアルゴンベース1モモノシランガスとH₂ガスを用いて約550℃温度にてチッカ膜を2000Å堆積した後多結晶シリコン膜8''を形成し以下実施例1と同一工程にて薄膜トランジスタを形成した。

本チッカ膜はプラズマ中においてモノシランガ

スを用いて形成されるものであり低温にてしかもチッカ膜特有の緻密な膜の形成が可能なることから汚染物の浸入を防止する目的として非常に有効な手段であり実施例1, 2と同様又はそれ以上の効果が得られている。

実施例1, 2, 3の低透明基板上に形成する絶縁膜としてシリカ基酸塗布剤として知られている液状塗布剤を用いてスピコートした後400℃前後の温度にて加熱し絶縁膜を形成する方法あるいは、液状のポリイミド樹脂をスピコートし絶縁膜を形成する方法についても試みてみたがそれぞれ特性安定化への効果がみられている。

実施例4

本発明による薄膜シリコントランジスタを用いてアクティブマトリクスを構成した例を説明する。

第5図の如く透明基板11の上層に0V法にて酸化膜12を堆積したのち多結晶シリコン膜13を堆積したのちホトエッチングにてトランジスタ部を除き他の多結晶シリコン膜を除去する。

次に前記多結晶シリコン膜の上層に0V法にてゲート酸化膜14を形成し、つづいてゲート電極用のランドープ多結晶シリコン膜15を形成したのちホトエッチングにてゲート配線部を形成する。

次に高濃度のリンをイオン打込みしソースドレイン部を形成する。

次に基板主面上に0V法にて酸化膜16を堆積後ホトエッチングにてコンタクトホールを開孔する。

次に透明導電膜を約500Åスパッタリングしてホトエッチングののち透明電極17を形成する。次に金属配線用のアルミニウムシリコン合金をスパッタリングしたのちホトエッチングを行ないソースラインのみ金属配線18を形成する。

なお実施例において透明基板上に形成する絶縁膜はすべて単層にて用いているが例えば0V法による酸化膜を単層で用いるより先ずリンシリケートガラスを形成後連続してノンドープの酸化膜を形成した2層絶縁膜の方が不純物のパッシベシ

ン効果はより効果が得られることは言うまでもなく、さらにノンドープ酸化膜にてリンシリケートガラスを両面からはさみ込み3層方式ではさらにその効果をあげることも確證されている。

以上の方法にて形成した薄膜シリコントランジスタを用いてなるアクティブマトリクス基板において薄膜シリコントランジスタのエフェ特性は安定しており駆動電流の0.5/0.5V比は10⁴以上と良好であった。しかもアクティブマトリクス基板を用いた液晶表示パネルによる評価においても表示特性は良好であり特に従来方式にて製造された表示パネルと比べて裏面リークは皆無であり画面ごとの明暗のむら、あるいは画面の場所による表示むら等及び欠陥の発生等において、顕著な差が見られることから本発明は薄膜シリコントランジスタの特性安定化に及び長期信頼性の向上に大きく寄与するものといえる。

図面の簡単な説明

第1図は従来の製造方式による透明基板上に形

成された薄膜シリコントランジスタの断面構造である。

第2図は本発明によるところの透明基板上に形成された薄膜シリコントランジスタの断面構造である。

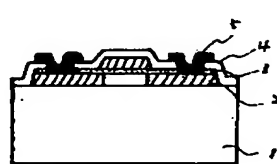
第3図は本発明による薄膜トランジスタをマトリクス状に透明基板上に構成してなるアクティブマトリクス基板の1部断面構造である。

- 1 ……透明基板
- 2 ……薄膜シリコン
- 3 ……酸化膜
- 4 ……絶縁膜
- 5 ……金属配線
- 6 ……絶縁膜(酸化膜)
- 7, 7', 7'' ……透明基板
- 8, 8', 8'' ……多結晶シリコン膜
- 9 ……ゲート酸化膜
- 10 ……金属配線
- 11 ……透明基板
- 12 ……酸化膜

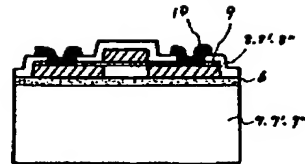
- 13 ……多結晶シリコン膜
- 14 ……ゲート酸化膜
- 15 ……多結晶シリコン膜
- 16 ……酸化膜
- 17 ……透明電極
- 18 ……金属配線

以 上

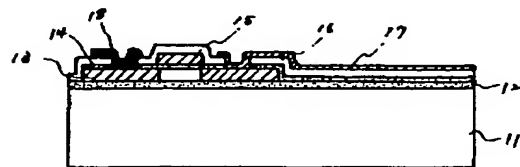
出願人 株式会社藤紡精工舎
代理人 弁理士 最上 壽



第 1 図



第 2 図



第 3 図

特許法第17条の2の規定による補正の掲載

昭和57年特許願第 47976 号(特開 昭
58-164268 号, 昭和58年9月29日
発行 公開特許公報 58-1643 号掲載)につ
いては特許法第17条の2の規定による補正があっ
たので下記のとおり掲載する。 7 (2)

Int. Cl. 4	識別記号	庁内整理番号
H01L 29/78		8422-5F
// H01L 27/12		7514-5F

手続補正書(自発)

昭和61年10月30日

特許庁長官 殿

国

1. 事件の表示

昭和57年特許願第 47976 号

2. 発明の名称

液晶表示装置

3. 補正をする者

事件との関係 出願人

東京都新宿区西新宿2丁目4番1号

(256)セイコーエプソン株式会社

代表取締役 服部 一郎

4. 代理人

〒104 東京都中央区京橋2丁目6番21号

株式会社 服部セイコー内 最上特許事務所

(4064) 弁理士 最上 務

連絡先 563-2111 内線 631-7 担当 林

5. 補正により増加する発明の数

1

6. 補正の対象

明細書

7. 補正の内容

別紙の通り

昭和60年11月14日名称及び住所変更済(一活)

手続補正書

1. 発明の名称を以下の如く補正する。
「液晶表示装置」
2. 特許請求の範囲を別紙の如く補正する。
3. 明細書中、第10頁第17行目「る。」の次
に下記文を挿入する。

「上述の如く本発明は、一対の透明基板内に
液晶が封入され、該透明基板上に絶縁膜が形成
され、該絶縁膜上に複数の薄膜トランジスタ、
該薄膜トランジスタに接続され、マトリクス状
に配列されてなる画素電極、該画素電極上に形
成された配向膜を有してなるようにしたから、
該透明基板中に含まれる不純物の融出を完全に
ブロックすることができ、従つて、薄膜トラン
ジスタの特性が劣化することがなく長期安定性
が保証できるので、液晶表示装置の長期信頼性
を大幅に改善できる効果を有する。」

以 上

代理人 最上

務

特許請求の範囲

一対の透明基板内に液晶が封入され、該透明基
板上に絶縁膜が形成され、該絶縁膜上に複数の薄
膜トランジスタ、該薄膜トランジスタに接続され、
マトリクス状に配列されてなる画素電極、該画素
電極上に形成された配向膜を有してなる液晶表示
装置